

Sylabus modułu kształcenia/przedmiotu

Nr pola	Nazwa pola	Opis
1	Jednostka	Instytut Politechniczny
2	Kierunek studiów	Elektrotechnika (studia stacjonarne)
3	Nazwa modułu kształcenia/przedmiotu	Podstawy Sterowania Logicznego
4	Kod modułu kształcenia/przedmiotu	
5	Kod Erasmusa	
6	Punkty ECTS	4
7	Rodzaj modułu	Obowiązkowy
8	Rok studiów	3
9	Semestr	5 Blok Automatyka i pomiary
10	Typ zajęć	Stacjonarne
11	Liczba godzin	15W, 30LO, 15P
12	Koordinator	Tomasz Drabek
13	Prowadzący	
14	Język wykładowy	Polski
15	Zakres nauk podstawowych	Nie
16	Zajęcia ogólnouniversyteckie/na innym kierunku	Nie
17	Wymagania wstępne	Wymagane są wiadomości z zakresu działania podstawowych układów cyfrowych (<i>TTL</i>) oraz umiejętność korzystania z pakietu <i>MATLAB-Simulink</i> .
18	Efekty kształcenia	<ul style="list-style-type: none"> Definiuje pojęcie układu logicznego i sygnałów logicznych. Określa układy logiczne jako układy kombinacyjne i sekwencyjne. Stosuje podział układów sekwencyjnych na układy synchroniczne i asynchroniczne. Rozróżnia charakter danego układu logicznego, tj. określa, czy dany układ logiczny jest układem kombinacyjnym, czy sekwencyjnym synchronicznym lub asynchronicznym. Definiuje dwuwartościową algebrę Boole'a: pojęcia pierwotne, aksjomaty i twierdzenia oraz funkcje boolowskie (przełączające). Stosuje metody prezentacji funkcji boolowskich: tablice prawdy, tabele Karnaugh, zbiory numerów kombinacji. Stosuje wybrane metody minimalizacji funkcji boolowskich. Stosuje elementarne układy kombinacyjne. Identyfikuje sytuacje zagrożenia układów logicznych hazardami i ma opanowane standardowe metody ich eliminacji. Dokonuje syntezy funkcji boolowskich. Stosuje wybrane metody minimalizacji funkcji boolowskich. Stosuje standardowe metody eliminacji hazardów w układach logicznych. Realizuje układy logiczne w technice przekaźnikowej. Realizuje układy logiczne w technice cyfrowej. Realizuje układy kombinacyjnych na matrycach PAL i GAL. Realizuje układy kombinacyjne z użyciem pamięci stałych (ROM, PROM, EPROM, EEPROM, Flash). Stosuje sterowniki PLC do realizacji kombinacyjnych układów sterowania. Realizuje układy logiczne na sterownikach PLC, programując je w języku drabinkowym. Posługuje się oprogramowaniem narzędziowym do sterowników PLC. Definiuje deterministyczny automat skończony (DAS) oraz automat Mealy'ego i automat Moore'a. Stosuje metody opisu układów sekwencyjnych: graf przejść/wyjść i tablice przejść/wyjść. Stosuje przynajmniej jedną metodykę projektowania DAS. Stosuje metody kodowania stanów wewnętrznych: metodę intuicyjną i rachunek podziałów. Stosuje wybraną metodę minimalizacji liczby stanów wewnętrznych DAS. Stosuje różne

		<p>techniki realizacji DAS: sprzętowe (w technice układów cyfrowych) i programowe (w wybranych językach programowania, przede wszystkim drabinkowym na sterownikach PLC).</p> <ul style="list-style-type: none"> • Projektuje DAS, wychodząc ze słownego opisu wymaganego działania automatu. Dokonuje jego minimalizacji. Realizuje DAS – w technice cyfrowej lub programowo, zwłaszcza na sterownikach PLC programowanych drabinkowo, z użyciem struktur tablicowych lub – alternatywnie - bez nich. • Stosuje układy sekwencyjne nie będące automatami skończonymi. Stosuje wybrane opisy takich układów, np. za pomocą sieci Petriego. Stosuje graficzny język programowania sterowników PLC typu grafcet. • Dokonuje implementacji sekwencyjnego układu sterowania, nie będącego automatem skończonym, na sterowniku PLC programowanym drabinkowo i w języku graficznym typu grafcet.
19	Stosowane metody dydaktyczne	Tradycyjny wykład (tablica, kreda) wspomagany wyświetlanymi schematami układów, tabelami i zdjęciami. Laboratorium o charakterze programistycznym – <i>MATLAB-Simulink</i> i przede wszystkim programowanie sterowników <i>PLC</i> w języku drabinkowym. Wykorzystywane są sterowniki <i>PLC</i> typu aparaturowego (<i>compact</i>).
20	Metody sprawdzania i kryteria oceny efektów kształcenia	Pytania kontrolne w laboratorium, zaliczanie sprawozdań z zajęć laboratoryjnych, praca kontrolna pisemna
21	Forma i warunki zaliczenia	<ol style="list-style-type: none"> 1. Aby uzyskać pozytywną ocenę końcową niezbędne jest uzyskanie pozytywnych ocen ze wszystkich ćwiczeń laboratoryjnych, zaliczenie 2 prac kontrolnych z materiału wykładowego i zaliczenie 2 projektów. 2. Ocena końcowa (OK) jest obliczana z oceny zaliczenia ćwiczeń laboratoryjnych (Ol), 2 ocen uzyskanych z prac kontrolnych (Ok1, Ok2) i 2 ocen uzyskanych z projektów (Op1, Op2). 3. Podstawą ustalenia OK jest liczba Wl obliczona z wzoru: $Wl = 0,5 \cdot Ol + 0,1 \cdot Ok1 + 0,1 \cdot Ok2 + 0,15 \cdot Op1 + 0,15 \cdot Op2$ <p>W zależności od wartości liczbowej Wl ocena końcowa jest ustalana w sposób zgodny z Regulaminem Studiów w PWSZ w Tarnowie.</p>
22	Treści kształcenia (skrócony opis)	Układy logiczne kombinacyjne, ich matematyczny opis i możliwe realizacje praktyczne – sprzętowe i programowe. Układy logiczne sekwencyjne – deterministyczny automat skończony, jego opis matematyczny, analiza i możliwe realizacje praktyczne – sprzętowe i programowe. Sterowniki <i>PLC</i> i języki ich programowania. Użycie sterowników <i>PLC</i> do realizacji układów sterowania logicznego, kombinacyjnych i sekwencyjnych. Układy logiczne sekwencyjne nie będące automatami skończonymi i ich realizacja na sterownikach <i>PLC</i> .
23	Treści kształcenia (pełny opis)	<p>W ramach modułu zajęcia są prowadzone w formie wykładu (15 godzin), zajęć laboratoryjnych (30 godzin) i projektu (15 godzin).</p> <p>WYKŁADY (15 godz.):</p> <ol style="list-style-type: none"> 1. Zagadnienia wstępne. Pojęcie układu logicznego i sygnałów logicznych. Klasyfikacja układów logicznych: układy kombinacyjne i sekwencyjne. Klasyfikacja układów sekwencyjnych: układy synchroniczne i asynchroniczne. Fizyczne reprezentacje sygnałów logicznych. (2 godz.). 2. Analiza i synteza układów kombinacyjnych. Algebra Boole’a: pojęcia pierwotne, aksjomaty i podstawowe twierdzenia, funkcje boolowskie (przełączające). Metody prezentacji funkcji boolowskich: tablice prawdy, tabele Karnaugh’a, zbiory numerów kombinacji. Synteza funkcji boolowskiej. Wybrane metody minimalizacji funkcji boolowskich. Elementarne układy kombinacyjne. Hazard w układach logicznych i metody ich eliminacji. (2 godz.). 3. Metody praktycznej realizacji układów kombinacyjnych. Realizacja układów logicznych w technice przełącznikowej. Realizacja układów logicznych w technice cyfrowej. Sterowniki <i>PLC</i>: budowa i działanie. Programowanie sterowników <i>PLC</i>: konfiguracja sprzętu, typy zmiennych, adresacja, elementy organizacyjne oprogramowania. Języki programowania sterowników

PLC, ze szczególnym uwzględnieniem języka drabinkowego i języka listy instrukcji. Realizacja układów kombinacyjnych na matrycach *PLA*, *PAL* i *GAL*. Realizacja układów kombinacyjnych z użyciem pamięci stałych (*ROM*, *PROM*, *EPROM*). (3 godz.)

4. **Deterministyczne automaty skończone (DAS).** Elementy teorii automatów. Elementarne układy sekwencyjne: przerzutniki. Automat Mealy i Moore'a. Metody opisu układów sekwencyjnych: graf przejść/wyjść, tablice przejść/wyjść. Projektowanie DAS i jego etapy: synteza właściwa, minimalizacja liczby stanów wewnętrznych, kodowanie stanów, synteza kombinacyjna. Minimalizacja liczby stanów wewnętrznych automatów zupełnych: automat zredukowany i minimalny, stany zgodne i nierozróżnialne. Minimalizacja liczby stanów automatów niezupełnych: warunek pokrycia i zamknięcia. Algorytmy minimalizacji liczby stanów automatów zupełnych i niezupełnych. Kodowanie stanów wewnętrznych: metoda intuicyjna, rachunek podziałów i jego zastosowanie do kodowania. Synteza kombinacyjna. (4 godz.)
5. **Metody praktycznej realizacji DAS.** Realizacja DAS w technice cyfrowej, z wykorzystaniem przerzutników lub innych elementów pamiętających. Realizacja DAS z użyciem pamięci stałych (*ROM*, *PROM*, *EPROM*). Realizacje programowe DAS, z użyciem struktur tablicowych lub bez. Implementacja DAS na sterowniku *PLC* programowanym drabinkowo, z użyciem tablic lub bez. (2 godz.)
6. **Układy logiczne sekwencyjne nie będące automatami skończonymi.** Przykłady układów sekwencyjnych innych niż automaty skończone. Możliwe opisy takich układów, np. za pomocą sieci Petriego. Podstawy języka programowania sterowników *PLC* typu *grafcet*. Implementacja sekwencyjnego układu sterowania, nie będącego automatem skończonym, na sterowniku *PLC* programowanym drabinkowo. (2 godz.)

LABORATORIUM (30 godz.):

1. **Symulacja działania kombinacyjnego układu sterowania w pakiecie *MATLAB-Simulink*.** Ćwiczenie obejmuje syntezę układu kombinacyjnego wraz z jego minimalizacją, zbudowanie jego modelu w *Simulinku*, uruchomienie modelu i sprawdzenie poprawności jego działania. Symulację działania układu kombinacyjnego wykonuje się korzystając z dostępnych w *Simulinku* modeli podstawowych elementów logicznych (głównie bramek logicznych) i elementów wizualizacyjnych. (2 godz.)
2. **Realizacja prostego kombinacyjnego układu sterowania na sterowniku *PLC*.** Ćwiczenie obejmuje syntezę układu kombinacyjnego wraz z jego minimalizacją oraz dwukrotną jego implementację na sterowniku *PLC*: obliczeniową i tablicową. (2 godz.)
3. **Realizacja złożonego kombinacyjnego układu sterowania na sterowniku *PLC*.** Ćwiczenie obejmuje syntezę złożonego układu kombinacyjnego wraz z jego minimalizacją oraz dwukrotną jego implementację na sterowniku *PLC*: obliczeniową i tablicową. (4 godz.)
4. **Realizacja prostego, sekwencyjnego układu sterowania na sterowniku *PLC*.** Ćwiczenie obejmuje syntezę DAS oraz jego trzykrotną implementację na sterowniku *PLC*: obliczeniową, tablicową i jako tzw. układ sterujący. (2 godz.)
5. **Realizacja sekwencyjnego układu sterowania o średnim stopniu złożoności na sterowniku *PLC*.** Ćwiczenie obejmuje syntezę DAS oraz jego trzykrotną implementację na sterowniku *PLC*: obliczeniową, tablicową i jako tzw. układ sterujący. (4 godz.)
6. **Realizacja złożonego, sekwencyjnego układu sterowania na sterowniku *PLC*.** Ćwiczenie obejmuje syntezę DAS wraz z jego

		<p>minimalizacją oraz jego trzykrotną implementację na sterowniku <i>PLC</i>: obliczeniową, tablicową i jako tzw. układ sterujący. (6 godz.)</p> <p>7. Realizacja sekwencyjnego układu sterowania nie będącego automatem skończonym na sterowniku <i>PLC</i>. Ćwiczenie obejmuje implementację złożonego sekwencyjnego układu sterowania na sterowniku <i>PLC</i>, jako tzw. układu sterującego, przy drabinkowym programowaniu sterownika. (6 godz.)</p> <p>Pozostałe 4 godziny wykorzystywane są do przyjmowania sprawozdań studenckich z wykonanych ćwiczeń, co obejmuje również weryfikację efektów kształcenia.</p> <p>PROJEKT (15 godz.):</p> <p>Studenci wykonują 2 projekty, związane z programowaniem sterowników <i>PLC</i>, dotyczące realizacji dwóch sekwencyjnych układów sterowania: będącego i nie będącego automatem skończonym.</p>
24	Literatura podstawowa i uzupełniająca	<p><u>Podstawowa:</u></p> <ol style="list-style-type: none"> 1. Majewski W. „Układy logiczne” 2. Kasprzyk J. „Programowanie sterowników przemysłowych” 3. Legierski T. i inni „Programowanie sterowników PLC” <p><u>Pomocnicza:</u></p> <ol style="list-style-type: none"> 1. Amborski K. i inni „Laboratorium Teorii Sterowania” 2. p.r. Wisniewski A. „Teoria sterowania. Ćwiczenia laboratoryjne”
25	Przyporządkowanie modułu kształcenia/przedmiotu do obszaru/ obszarów kształcenia	Obszar nauk technicznych
26	Sposób określenia liczby punktów ECTS	<p>Udział w wykładach 15, Samodzielne studiowanie materiału wykładów 15h, Udział w zajęciach laboratoryjnych 30h, Przygotowanie sprawozdań z zajęć laboratoryjnych 15h, Przygotowanie do prac kontrolnych (2) 5h, Udział w zajęciach projektowych 15h, Realizacja projektów (2) 15h, Sumaryczne obciążenie pracą studenta 110h przeliczone na 4 punkty ECTS</p>
27	Liczba punktów ECTS – zajęcia wymagające bezpośredniego udziału nauczyciela akademickiego	2
28	Liczba punktów ECTS – zajęcia o charakterze praktycznym	3